

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-136207

(43)Date of publication of application : 01.06.1993

(51)Int.Cl.

H01L 21/60

H01L 21/52

H01L 23/12

H01L 23/28

(21)Application number : 03-326394

(71)Applicant : HITACHI LTD

(22)Date of filing : 14.11.1991

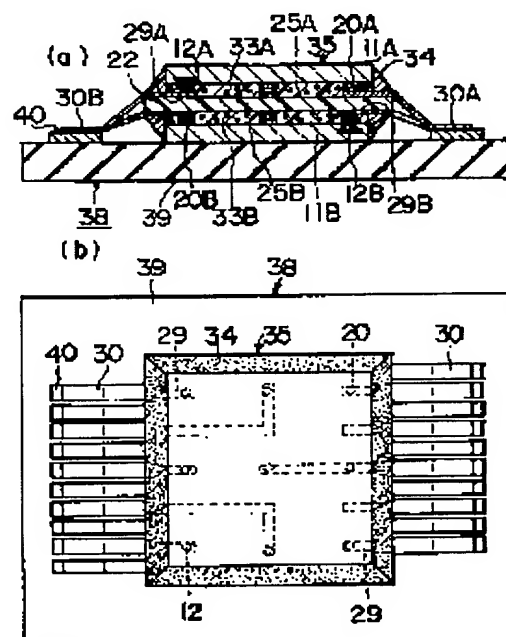
(72)Inventor : MIYAMOTO TOSHIO

(54) SEMICONDUCTOR DEVICE AND ITS MANUFACTURING METHOD

(57)Abstract:

PURPOSE: To heighten the degree of integration, radiant heat performance and producibility of a thin semiconductor device and prevent deformation by a method wherein two semiconductor pellets are mutually faced and electrically and mechanically connected to a group of leads through electrode pads.

CONSTITUTION: Two semiconductor pellets (pellets) 11A, 11B are provided in which electronic circuits are made, and on one main face of which bumps 12A, 12B are respectively formed on a plurality of electrode pads. The pellets 11A, 11B are so opposed as to correspond to each of the groups of leads 29A, 29B, 30A, 30B so that each group of the bumps 12A, 12B as mutual connection terminals can externally and electrically lead out the electron circuit. Further, the pellets 11A, 11B are electrically and mechanically connected to the groups of the leads 29A, 29B, 30A, 30B through anisotropic conductive adhesive layers 33A, 33B respectively. Thus, it is possible to heighten the degree of integration, radiant heat performance and producibility of a thin type and be also hard to deform it.



LEGAL STATUS

[Date of request for examination] 06.10.1998

[Date of sending the examiner's decision of rejection] 17.04.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3241772

[Date of registration] 19.10.2001

[Number of appeal against examiner's decision]

類似技術

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-136207

(43) 公開日 平成5年(1993)6月1日

(51) Int. Cl. ⁵

識別記号

F I

H01L 21/60

311 R 6918-4M

21/52

Z 9055-4M

23/12

23/28

J 8617-4M

E 8617-4M

審査請求 未請求 請求項の数6 (全12頁) 最終頁に続く

(21) 出願番号

特願平3-326394

(22) 出願日

平成3年(1991)11月14日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 宮本 俊夫

群馬県高崎市西横手町111番地 株式会社

日立製作所高崎工場内

(74) 代理人 弁理士 梶原 辰也

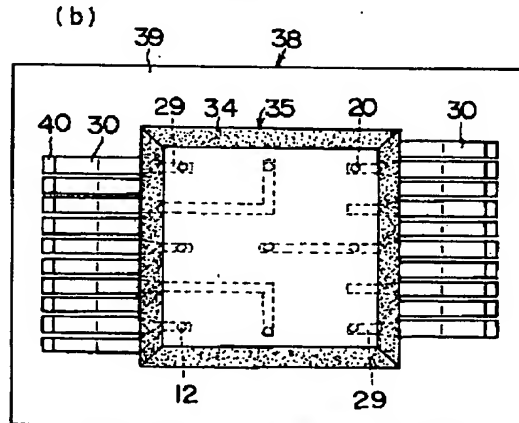
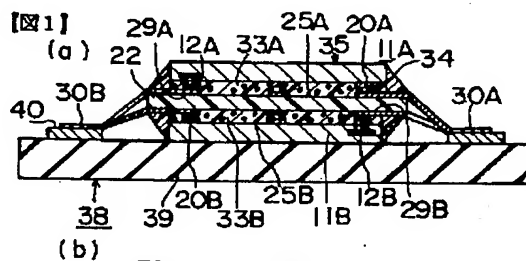
(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【目的】 薄形で集積度、放熱性能および生産性が高く、しかも、変形し難い半導体装置およびその製造方法を提供することにある。

【構成】 一主面に複数個の bumps 12 が形成された2個のペレット11A、11Bを bumps 12 がインナリード29にそれぞれ整合するように対向し、両ペレット11A、11Bはリード群に異方導電性接着剤層33を介して電気的かつ機械的にそれぞれ接続する。

【効果】 2個のペレットがリード群に電気的かつ機械的に接続されているため、半導体装置1個当たりの集積度は約2倍になり、集積度に対する半導体装置の厚さはきわめて薄くなる。2個の半導体ペレットは bumps と反対側の主面が外側を向くことになるため、反対側の主面はそれぞれ露出させることができ、放熱性能を高めることができる。2個の半導体ペレットとリード群との間には異方導電性接着剤が形成されているため、2個の半導体ペレットの間には隙間が発生することはない。



11A、11B…ペレット 12…bumps (接合部) 20…ダミー bumps
22…テープ 29…インナリード 30…アクタリード
33…異方導電性接着剤層 34…パッケージ 35…半導体装置

【特許請求の範囲】

【請求項1】 電子回路が作り込まれ、一主面に複数の電極パッドがそれぞれ形成された半導体ペレットが2個、互いの電極パッド群のそれぞれが前記電子回路を外部に電気的に引き出すためのリード群のそれぞれに整合するように、かつ、接続端子を挟んで対向されているとともに、両半導体ペレットはリード群に異方導電性接着剤層を介して電気的かつ機械的にそれぞれ接続されていることを特徴とする半導体装置。

【請求項2】 前記電極パッド群または前記リード群のうちいくつかは、電気的に非接続になるように形成されていることを特徴とする請求項1に記載の半導体装置。

【請求項3】 前記ペレットと前記リード群との合わせ面間に形成された異方導電性接着剤層の少なくとも外周が、樹脂封止パッケージにより樹脂封止されていることを特徴とする請求項1に記載の半導体装置。

【請求項4】 電子回路が作り込まれた半導体ペレットに複数の電極パッドがそれぞれ形成される工程と、電子回路を外部に電気的に引き出すためのリード群が、各リードの少なくともインナ部が互いに電気的に独立した状態を維持しつつ一体的に構成されている構造物が形成される工程と、

前記半導体ペレットが2個、互いの電極パッド群のそれぞれが前記リード群のそれぞれに整合するように、かつ、接続端子を挟んで対向されるとともに、異方導電性接着剤を介して電気的かつ機械的にそれぞれ接続される工程と、を備えていることを特徴とする半導体装置の製造方法。

【請求項5】 前記構造物は、リード群が絶縁性のテープの表裏面にそれぞれ配設されて構成されていることを特徴とする請求項4に記載の半導体装置の製造方法。

【請求項6】 前記構造物は、リード群が外枠によって一体化されているリードフレームにより構成されていることを特徴とする請求項4に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、半導体装置およびその製造技術に関し、特に、半導体装置をより一層薄形にする技術に関する。

【0002】

【従来の技術】 パッケージの厚さがきわめて薄く、しかも、大容量のメモリー用の半導体装置として、日経マイクロデバイス1991年4月号、P80には、シン・スモール・アウトライン・パッケージを備えている半導体集積回路装置（以下、TSOP・ICという。）が提案されている。このTSOP・ICは次のような工程により製造される。

【0003】 予め、集積回路が作り込まれた半導体ペレット（以下、ペレットという。）と、テープ・オートメ

イテッド・ボンディング（以下、TABという。）法に使用されるTABテープと、リードフレームとが用意される。そして、まず、ペレットがTABテープに、ペレットの電極パッドがテープのインナリードに電極パッドに形成されたバンパによってボンディングされて電気的かつ機械的に接続される。

【0004】 その後、ペレットが接続されたTABテープがリードフレーム片側の第1主面に、TABテープのアウトリードとリードフレームのインナリードとがボンディングされることにより、電気的かつ機械的に接続される。次いで、このリードフレームが裏返しにされ、リードフレームの反対側の第2主面に、別のペレットが接続されたTABテープが、テープのアウトリードとリードフレームのインナリードとがボンディングされることにより電気的かつ機械的に接続される。

【0005】 このようにして、2個のペレットがリードフレームの表裏に互いに背中合わせにされてTABテープのリードを介してそれぞれ接続された組立体には、トランスファ成形法により樹脂封止パッケージが2個のペレット、TABテープのリードおよびリードフレームのインナリードを樹脂封止するように成形される。その後、リードフレームの樹脂封止パッケージから外部に突出したアウトリードは、リード成形工程において所謂ガル・ウイング形状に屈曲成形される。

【0006】 このようにして製造されたTSOP・ICは、2個のペレットが1個の樹脂封止パッケージに収容されているため、1パッケージ当たりの集積度は約2倍になる。また、2個のペレットがリードフレームの表裏面にTAB法によりそれぞれボンディングされているため、同一集積度当たりのパッケージの厚さはワイヤボンディングされたSOP・ICに比べて薄くなる。

【0007】

【発明が解決しようとする課題】 しかしながら、このTSOP・ICにおいては、次のような問題点があるということが、本発明者によって明らかにされた。

【0008】 ① ペレットの集積回路が形成された主面（以下、表面とする。）は、樹脂封止パッケージの外側主面側を向いているため、ペレットの電極パッドに接続されたTABテープがペレット表面よりもパッケージの外側主面の方向へ高く盛り上がった状態になっている。したがって、このTABテープの盛り上がり部分を樹脂封止するために、樹脂封止パッケージはその分だけ厚さが厚くなる。換言すれば、樹脂封止パッケージの厚さを薄くするに際しては、TABテープの埋め込み高さが制約になる。

【0009】 ② ペレットが樹脂封止パッケージによって全体的に樹脂封止されているため、TAB法による半導体装置のようにペレットの裏面が外部に露出されている場合に比べて、熱放散性が低下する。

【0010】 ③ 互いに背中合わせに配設された2個の

ペレット同士における裏面間に隙間が形成されており、この隙間への封止樹脂の回り込みが悪くなるため、樹脂成形後の樹脂封止パッケージにおいて、隙間にボイドや未充填部が発生し易い。そして、2個のペレット間にボイドや未充填部が形成されると、ペレットとパッケージの樹脂との熱膨張係数差による内部応力によってペレットが撓み易くなる。

【0011】本発明の目的は、薄形で集積度、放熱性能および生産性が高く、しかも、変形し難い半導体装置およびその製造方法を提供することにある。

【0012】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0013】

【課題を解決するための手段】本願において開示される発明のうち代表的なものの概要を説明すれば、次の通りである。

【0014】すなわち、電子回路が作り込まれ、一主面に複数の電極パッドがそれぞれ形成された半導体ペレットが2個、互いの電極パッド群のそれぞれが前記電子回路を外に電気的に引き出すためのリード群のそれぞれに整合するように、かつ、接続端子を挟んで対向されているとともに、両半導体ペレットはリード群に異方導電性接着剤層を介して電気的かつ機械的にそれぞれ接続されていることを特徴とする。

【0015】

【作用】前記した手段によれば、2個の半導体ペレットがリード群に電気的かつ機械的に接続されているため、半導体装置の1個当たりの集積度は約2倍になる。

【0016】また、2個の半導体ペレットが互いに対向された状態で、リード群に電極パッドを介して電気的かつ機械的に接続されているため、集積度に対する半導体装置の厚さはきわめて薄くなる。しかも、2個の半導体ペレットは電極パッド側の主面が互いに対向されているため、その反対側の主面が外側を向くことになる。その結果、2個の半導体ペレットの反対側の主面はそれぞれ露出させることができ、放熱性能を高めることができる。

【0017】さらには、2個の半導体ペレットとリード群との間には異方導電性接着剤が形成されているため、2個の半導体ペレットの間には隙間が発生することはない、半導体装置全体としての熱膨張係数差に伴う内部応力に対する強度が高くなるとともに、その品質および信頼性を高めることができる。

【0018】

【実施例】図1(a)、(b)は本発明の一実施例である半導体装置の実装状態を示す正面断面図および平面図、図2(a)、(b)はその半導体装置の製造方法に使用されるペレットを示す平面図および一部省略拡大部分断面図、図3(a)、(b)は同じくTABテープを

示す平面図およびb-b線に沿う断面図、図4はその底面図、図5(a)、(b)は塗布工程を示す平面図およびb-b線に沿う断面図、図6(a)、(b)、(c)はインナリードボンディング工程を示す各正面断面図および拡大部分断面図、図7(a)、(b)はパッケージ成形後を示す平面図およびb-b線に沿う断面図である。

【0019】本実施例において、本発明に係る半導体装置35は、電子回路が作り込まれ、一主面に複数の電極パッドにバンプ12A、12Bがそれぞれ形成された2個の半導体ペレット11A、11Bが、互いの接続端子としてのバンプ12A、12B群のそれぞれが、かつ、前記電子回路を外に電気的に引き出すためのリード28A、28B群のそれぞれに整合するように対向されているとともに、両半導体ペレット11A、11Bはリード28A、28B群に異方導電性接着剤層33A、33Bを介して電気的かつ機械的にそれぞれ接続されていることを特徴とする。

【0020】そして、この半導体装置35は、次のような製造方法により製造されている。以下、本発明の一実施例である半導体装置の製造方法を、この半導体装置35の製造方法について説明する。この説明により、この半導体装置35についての構成の詳細が明らかにされる。

【0021】本実施例においては、図2に示されている半導体ペレット（以下、ペレットという。）11が2個使用される。ペレット11はメモリー等の同種の集積回路が作り込まれたものを2個使用してもよいし、相異なる種類の集積回路が作り込まれたペレットを2個使用してもよい。

【0022】各ペレット11の接続側主面には接続端子を形成するためのバンプ12が複数個、所定の間隔を置いてアレー状に配列されて形成されている。2個のペレット11、11の各バンプ12は互いに腹合わせにされた状態でそれぞれ整合するように配設されている。ペレットおよびバンプの製造作業は、半導体装置の製造工程における所謂前工程において、ウエハの形態で実施される。以下、バンプ12の形成工程を主体にして、ペレットの製造工程を簡単に説明する。

【0023】所謂、半導体装置の製造工程における前工程においては、ウエハの形態で、所望の集積回路（図示せず）が各ペレット11に対応するように作り込まれる。次いで、電気配線形成工程において、集積回路の絶縁膜13上には電気配線14が形成される。この電気配線14の形成作業はアルミニウムが用いられて、スパッタリングや蒸着等の適当な薄膜形成処理およびリソグラフィ処理により実施される。電気配線14上にはパッシベーション膜15が被膜される。通例、このパッシベーション膜15はシリコン酸化膜やシリコン窒化膜等の硬質の絶縁膜により構成されている。

10

20

30

40

50

【0024】このパッシベーション膜15にはスルーホール16が複数個（本実施例においては、9個が便宜上図示されているが、実際には640個等の多数個が配列される。）が、互いに間隔を置かれた所定の箇所に配列されてそれぞれ開設される。開設された各スルーホール16の底面には所定の電気配線14が露出されており、したがって、スルーホール16により電極パッド16Aが実質的に構成されている。このスルーホール16の開設作業は、リソグラフィー処理により選択的に実施される。

【0025】その後、パンプ形成工程において、薄膜形成処理およびリソグラフィー処理等が用いられて、ペレット11の各スルーホール16にはパンプ12が各電極パッド16A、すなわち、電気配線14に電氣的に接続するようにそれぞれ形成される。例えば、パンプ12はクロムから成る第1下地層17と、銅から成る第2下地層18と、金から成る本体19とから構成されている。本実施例において、本体19は短尺の円柱形状に形成されており、後述するインナリードボンディング工程において、導電粒子との接触を適正に確保するようになって

【0026】また、本実施例においては、電氣的には機能しない、すなわち、電氣的に非接続のダミーパンプ20がパッシベーション膜15上に形成されている。このダミーパンプ20は正規のパンプ12と外観形状が同一になるように形成されている。そして、ダミーパンプ20は後述するように、2個のペレット11、11がインナボンディングされるに際して相手方のペレット11に正規のパンプ12が存在しているのに、当方のペレット11に正規のパンプ12が存在していない場所に配設され、相手方の正規のパンプ12と正対するようになっている。これにより2個のペレット11、11間の各パンプの整合性が確保されている。

【0027】以上のようにして、ペレット11、パンプ12およびダミーパンプ20が形成されたウエハは、ダイシング工程において各ペレット11にそれぞれ分割される。ダイシングされた後のペレット11は、後記する基板21上のペレット搭載領域に対応する微小な平板形状に形成されている。例えば、ペレット11は15mm×15mmの正方形の平板形状に形成される。

【0028】他方、本実施例においては、図3および図4に示されているTABテープ21が使用されている。次に、TABテープ21の構成について説明する。

【0029】TABテープ21は担体としてのキャリア用テープ（以下、単にテープという。）22を備えており、キャリア用のテープ22はポリイミド等のような絶縁性樹脂が用いられて、同一パターンが繰り返されて長手方向に連続するように一体成形されている。但し、説明および図示は一単位だけについて行われている。テープ22の両側端部にはピッチ送りに使用される送り孔

23が等ピッチに配されて開設されている。

【0030】両側の送り孔群間にはサポータ24が等ピッチをもって1列横隊に配されて形成されている。サポータ24は略正方形の板形状に形成されており、その表側主面（以下、上面とする。）および裏側主面（以下、下面とする。）は後記するようにペレットを搭載するためのペレット搭載面25A、25Bをそれぞれ実質的に構成している。サポータ24の外側空所26には保持部材27が四隅に配されて、サポータ24を保持するように一体的に架設されている。

【0031】集積回路を電氣的に外部に引き出すためのリード28は複数本が、テープ22の上面および下面上にそれぞれ配されて、銅箔等のような導電性材料を用いて溶着や接着等のような適当な手段により固定的に付設されている。上下面25A、25Bのそれぞれにおいて、リード28群はサポータ24におけるテープ22の長さ方向側に位置する対辺側にそれぞれ分けられて、サポータ24をテープ22の長さ方向に延在するように配設されており、各リード28同士が互いに電氣的に非接続になるように形成されている。各リード28の内側先端側はペレット搭載面25A、25B内に突き出されることによりインナリード29を構成しており、外側空所26を横断して外方に突き出されたアウトリード30はテープ22上に固着されている。

【0032】以下の説明において、テープ22の上面25Aに形成されたリード28群と、テープ22の下面25Bに形成されたリード28群とを区別して説明する必要がある場合には、上リード28Aおよび下リード28Bという。また、上インナリード29Aおよび下アウトリード29B、上アウトリード30Aおよび下アウトリード30B、上ペレット11A、下ペレット11B等の他の構成要素についても同様である。

【0033】本実施例において、図3および図4に示されているように、上リード28A群と、下リード28B群とは互いに同数本、それぞれ配線されており、その本数は前記ペレット11のパンプ12およびダミーパンプ20の総数に対応されている。そして、上インナリード29Aのそれぞれと、下インナリード29Bのそれぞれとは、上搭載面25Aと下搭載面25Bとにおいて互いに整合するように配置されており、この配置は前記ペレット11のパンプ12およびダミーパンプ20の配置に対応するようになっている。

【0034】また、本実施例において、図3および図4にそれぞれ示されているように、上アウトリード30A群のそれぞれと、下アウトリード30B群のそれぞれとはその幅方向の位置が、上下で重なり合わないよう互いにずらされている。このように、上アウトリード30A群と、下アウトリード30B群とが重なり合わないよう幅方向にずらされることにより、後述するような実装基板へのアウトリード30A、30Bのボンディング

が確保されている。

【0035】以上のように構成されているTABテープ21に2個のペレット11、11がインナリードボンディングされる際、キャリアテープ22は複数のスプロケット（図示せず）間に張設されて一方に間欠送りされる。そして、張設されたキャリアテープ22の途中に適宜配設されている異方導電性接着剤塗布ステーション、インナリードボンディングステーションおよびパッケージ成形ステーションにおいて、異方導電性接着剤塗布工程、インナリードボンディング工程およびパッケージ成形工程がそれぞれ実施される。

【0036】まず、図5に示されているように、異方導電性接着剤塗布ステーションにおいて、異方導電性接着剤31がTABテープ21における上搭載面25Aおよび下搭載面25Bに、スクリーン印刷法や転写印刷、デイスペンサによる塗布法等の適当な塗布手段によりそれぞれ塗布され、各異方導電性接着剤塗布層32A、32Bがそれぞれ形成される。これら異方導電性接着剤塗布層32A、32Bはインナリード各29を被覆するように均一に形成される。

【0037】ここで、異方導電性接着剤31は、図6(c)に示されているように、エポキシ系の熱硬化性接着剤等の絶縁性を有する接着剤31a中に導電粒子31bが分散して混入されている。この導電粒子31bは樹脂から形成されたビーズ31cの表面に導電性金属めっき被膜31dが被着され、さらに、そのめっき被膜31dの表面に絶縁性の樹脂から成る絶縁粒子層31eが形成されている。

【0038】続いて、図6に示されているように、インナリードボンディングステーションにおいて、2個のペレット11A、11BがTABテープ21における上搭載面25Aおよび下搭載面25Bにそれぞれインナリードボンディングされる。

【0039】この際、ペレット11の各バンプ12およびダミーバンプ20と各インナリード29との位置合わせは、図6(a)に示されているように、ペレット11とTABテープ21との間に位置合わせ用のミラー36が介設され、このミラー36の各像を介して互いの位置合わせ用マーク（図示せず）がそれぞれ整合されることにより確保することができる。

【0040】このようにして各バンプ12およびダミーバンプ20と各インナリード29との位置合わせが確保された後、図6(b)に示されているように、加熱圧着ヘッド37が使用されて上下のペレット11A、11BがTABテープ21の上搭載面25Aおよび下搭載面25Bにそれぞれ加熱圧着される。この加熱圧着により、バンプ12およびダミーバンプ20とインナリード29とがそれぞれ突起状になっているため、異方導電性接着剤塗布層32中の導電性粒子31bがバンプ12とインナリード29との間に挟み込まれて熱圧着される。

【0041】そして、図6(c)に示されているように、バンプ12およびダミーバンプ20とインナリード29との間に挟み込まれた導電粒子31bは導電性めっき被膜31dにおけるバンプ12、ダミーバンプ20およびインナリード29と当接した部位が露出されて、バンプ12、ダミーバンプ20およびインナリード29にそれぞれ接触される。これら接触により、バンプ12とインナリード29との間は電氣的に接続された状態になる。このとき、上ペレット11Aのバンプ12Aまたはダミーバンプ20Aおよび上インナリード29Aと、下ペレット11Bのバンプ12Bまたはダミーバンプ20Bおよび上インナリード29Bとは互いに相手方と対向しているため、バンプとインナリードとの間挟み込まれた導電粒子31bはきわめて効果的に加圧され、両者に接触される。

【0042】また、この加熱圧着により、異方導電性接着剤塗布層32中の接着剤31aは熱硬化して異方導電性接着剤層33を形成するため、ペレット11はTABテープ21の搭載面25に機械的に接続された状態になる。このとき、異方導電性接着剤層33は収縮するため、バンプ12、ダミーバンプ20およびインナリード29と導電粒子31bとの接触が解除されることはない。

【0043】このようにしてテープ・オートメテッド・ボンディングされたTABテープ21にはペレット11の周囲には、図7に示されているように、エポキシ・フェノール樹脂等のような絶縁性樹脂がポッティング装置（図示せず）によりペレット12の周囲に供給されることにより、パッケージ34がペレット11およびインナリード29群を樹脂封止するように形成される。このとき、パッケージ34はペレット11の裏面がそれぞれ露出するように形成される。このようにして、本実施例に係る半導体装置35がTABテープ21に組み込まれた状態で完成されたことになる。

【0044】その後、TABテープ21は各半導体装置35について電氣的特性試験等を順次実施された後、リール状に巻き取られユーザに出荷される。ユーザにおいて、TABテープ21は自動実装装置に適用され、TABテープ21に製造された半導体装置35は図1に示されているように実装基板に自動的に順次アウトリードボンディングされて行く。

【0045】図1において、実装基板38は絶縁基板39を備えており、この絶縁基板39の上面にはランド40が複数個、前記半導体装置35の各アウトリード29に対応するように配列されて、はんだ材料によりそれぞれ形成されている。各ランド40に各アウトリード29がそれぞれ整合された状態で、半導体装置35は実装基板38にリフローはんだ処理される。

【0046】この実装状態で、半導体装置35が稼働されてペレット11A、11Bが発熱した場合、その発熱

はペレット11A、11Bの各裏面から大気および絶縁基板38に直接的に放熱されるため、相対的に各ペレット11A、11Bは充分に冷却される。

【0047】前記実施例によれば次の効果が得られる。

① 2個の半導体ペレットがリード群に電氣的かつ機械的に接続されているため、半導体装置1個当たりの集積度は約2倍になる。

【0048】② 2個の半導体ペレットが互いに対向された状態でリード群に電極パッドを介して電氣的かつ機械的に接続されているため、集積度に対する半導体装置の厚さはきわめて薄くなる。

【0049】③ しかも、2個の半導体ペレットは電極パッド側の主面が互いに対向されているため、その反対側の主面が外側を向くことになる。その結果、反対側の主面は露出させることができ、放熱性能を高めることができる。

【0050】④ 2個の半導体ペレットとリード群との間には異方導電性接着剤が形成されているため、隙間が発生することなく、半導体装置全体としての強度が高くなるとともに、その品質および信頼性を高めることができる。

【0051】

【実施例】図8は本発明の他の実施例である半導体装置の実装状態を示す一部切断正面図、図9(a)、(b)はその半導体装置の製造方法に使用されるペレットを示す平面図およびb-b線に沿う一部省略拡大断面図、図10は同じく多連リードフレームを示す平面図、図11(a)、(b)はインナリードボンディング工程を示す各正面断面図、図12は樹脂封止パッケージ成形後を示す一部切断平面図である。

【0052】本実施例2において、本発明に係る半導体装置61は、電子回路が作り込まれ、一主面に複数個の電極パッドにバンプ42A、42Bがそれぞれ形成された2個の半導体ペレット41A、41Bが、互いの接続端子としてのバンプ42A、42B群のそれぞれが、かつ、前記電子回路を外部に電氣的に引き出すためのリード58群のそれぞれに整合するように対向されているとともに、両半導体ペレット41A、41Bはリード28群に異方導電性接着剤層33を介して電氣的かつ機械的にそれぞれ接続されていることを特徴とする。

【0053】そして、この半導体装置61は、次のような製造方法により製造されている。以下、本発明の一実施例である半導体装置の製造方法を、この半導体装置61の製造方法について説明する。この説明により、この半導体装置61についての構成の詳細が明らかにされる。

【0054】本実施例においては、図9に示されているペレット41が2個使用される。本実施例2においても、前記実施例1と同様、ペレット41はメモリー等の同種の集積回路が作り込まれたものを2個使用してもよ

いし、相異なる種類の集積回路が作り込まれたペレットを2個使用してもよい。

【0055】本実施例2が前記実施例1と異なる点は、ペレット41が長方形の平板形成に形成されており、各ペレット41の接続側主面には接続端子を形成するためのバンプ42が複数個、両短辺の近傍位置に所定の間隔を置いてアレー状に配列されて形成されている点にある。2個のペレット41、41の各バンプ42は互いに腹合わせにされた状態でそれぞれ整合するように配設されている。ペレットおよびバンプの製造作業は、半導体装置の製造工程における所謂前工程において、ウエハの形態で実施される。ペレットおよびバンプの製造作業は、前記実施例1に準ずるので説明は省略する。

【0056】また、本実施例2においても、電氣的には機能しないダミーバンプ50がパッシベーション膜15上に形成されている。このダミーバンプ50は正規のバンプ42と外観形状が同一になるように形成されている。そして、ダミーバンプ50は後述するように、2個のペレット41、41がインナボンディングされるに際して相手方のペレット41に正規のバンプ42が存在しているのに、当方のペレット11に正規のバンプ42が存在していない場所に配設され、相手方の正規のバンプ42と正対するようになっている。これにより、2個のペレット11、11間の各バンプの整合性が確保されている。

【0057】他方、本実施例2においては、図10に示されている多連リードフレーム51が使用されている。次に、多連リードフレーム51の構成について説明する。

【0058】この多連リードフレーム51は燐青銅や無酸素銅等の銅系（銅またはその合金）材料から成る薄板、または、42アロイやコパール等の鉄系（鉄またはその合金）材料から成る薄板が用いられて、打ち抜きプレス加工またはエッチング加工等の適当な手段により一体成形されており、この多連リードフレーム51の表面にはめっき処理が適宜なされている（図示せず）。この多連リードフレーム51には複数の単位リードフレーム52が一方方向に1列に並設されている。但し、図では一単位のみが示されている。

【0059】単位リードフレーム52は位置決め孔53aが明けられている外枠53を一对備えており、両外枠53は所定の間隔で平行一連にそれぞれ延設されている。隣り合う単位リードフレーム52、52間には一对のセクション枠54が両外枠53、53間に互いに平行に配されて一体的に架設されており、これら外枠、セクション枠により形成される略正方形の枠体内に単位リードフレーム52が構成されている。

【0060】各単位リードフレーム52において、外枠53、53間にはダム部材55が一对、セクション枠54、54の内側位置に互いに対称形に配されて直角に架

設されており、両ダム部材55、55には複数本のリード58が長手方向に等間隔に配されて、互いに平行で、ダム部材55と直交するように一体的に突設されている。そして、各リード58の内側端部に先端が前記ペレット41のバンプ42、50に対応するように配されることにより、インナリード59をそれぞれ構成している。他方、各リード58の外側延長部分はその先端がセクション枠54にそれぞれ接続されており、セクション枠54から離間して切り離されることによりアウトリード60をそれぞれ構成するようになっている。また、ダム部材55における隣り合うリード58、58間の部分はパッケージ成形時にレジンの流れをせき止めるダム55aを実質的に構成するようになっている。

【0061】以下の説明において、多連リードフレーム51に形成されたリード28群の上面と下面とを区別して説明する必要がある場合には、上リード58Aおよび下リード58Bという。また、上インナリード59Aおよび下アウトリード59B、上アウトリード60Aおよび下アウトリード60B、上ペレット41A、下ペレット41B等についても同様である。

【0062】以上のように構成されている多連リードフレーム51に2個のペレット41、41がインナリードボンディングされる際、多連リードフレーム51は長尺の板形状に形成され、フィード装置により一方向に間欠送りされる。そして、異方導電性接着剤塗布工程、インナリードボンディング工程、パッケージ成形工程およびリード成形工程がそれぞれ実施される。

【0063】まず、異方導電性接着剤塗布工程（図示せず）において、前記実施例1で説明した異方導電性接着剤31がペレット41におけるバンプ形成面にスクリーン印刷法や転写印刷、ディスペンサによる塗布法等の適当な塗布手段によりそれぞれ塗布され、各異方導電性接着剤塗布層32（図11参照）がそれぞれ形成される。異方導電性接着剤塗布層32はバンプ42およびダミーバンプ50を被覆するように均一に形成される。

【0064】続いて、図11（a）に示されているように、インナリードボンディング工程において、2個のペレット41A、41Bが多連リードフレーム51のインナリード59における上面59Aおよび下面59Bにそれぞれインナリードボンディングされる。

【0065】この際、ペレット41の各バンプ42およびダミーバンプ50と各インナリード59との位置合わせは、図11（a）に示されているように、ペレット41と多連リードフレーム51との間に位置合わせ用のミラー36が介設され、このミラー36の各像を介して互いの位置合わせ用マーク（図示せず）がそれぞれ整合されることにより確保することができる。

【0066】このようにして各バンプ42およびダミーバンプ50と各インナリード59との位置合わせが確保された後、図11（b）に示されているように、加熱圧

着ヘッド37が使用されて上下のペレット41A、41Bが多連リードフレーム51の各インナリード59における上面59Aおよび下面59Bにそれぞれ加熱圧着される。この加熱圧着により、バンプ42およびダミーバンプ50とインナリード59とがそれぞれ突起状になっているため、異方導電性接着剤塗布層32中の導電粒子31bがバンプ42およびダミーバンプ50とインナリード59との間に挟み込まれる。

【0067】そして、図6（c）で参照されるように、バンプ42とダミーバンプ50とインナリード59との間に挟み込まれた導電粒子31bは導電性めっき被膜31dにおけるバンプ42およびダミーバンプ50とインナリード59と当接した部位が露出されてバンプ42、ダミーバンプ50およびインナリード59にそれぞれ接触される。これら接触により、バンプ42およびダミーバンプ50とインナリード59との間は電氣的に接続された状態になる。このとき、上ペレット41Aのバンプ42Aおよび上インナリード59Aと、下ペレット41Bのバンプ42Bおよび下インナリード59Bとは互いに相手方と対向しているため、バンプとインナリードとの間挟み込まれた導電粒子31bはきわめて効果的に加圧され、両者に接触される。

【0068】また、加熱圧着により、異方導電性接着剤塗布層32中の接着剤31aは熱硬化して異方導電性接着剤層33を形成するため、上下のペレット41Aと41Bとは両者間に形成された異方導電性接着剤33により機械的に接続された状態になる。加熱圧着により電氣的接続が計られると同時に接着剤がそのまま硬化してしまうので、接触が解除されることはない。この状態において、上下のペレット41A、41Bに作り込まれた集積回路は電極パッド、バンプ42、インナリード59およびアウトリード60を介して電氣的に外部に引き出されるようになっている。

【0069】このようにしてインナリードボンディングされた多連リードフレーム51には樹脂封止パッケージ61が、トランスファ成形装置（図示せず）により成形材料として樹脂が使用されて、図12に示されているように略長方形の平盤形状に一体成形される。そして、この樹脂封止パッケージ61により前記インナリード59、ペレット41A、41Bおよび異方導電性接着剤層33が樹脂封止される。この状態において、アウトリード60群と樹脂封止パッケージ61の短辺側2側面からそれぞれ突出された状態になっている。

【0070】その後、単位リードフレーム52はセクション枠54とアウトリード60の接続部、および57a群をそれぞれ切断されるとともに、アウトリード60群は樹脂封止パッケージ61の外部において下方に屈曲され、かつ、水平外方向に屈曲されることにより、ガル・ウイング形状に成形される（図示せず）。これにより、図8に示されている半導体装置62が製造されたことに

なる。

【0071】そして、半導体装置62は電気的特性試験等を実施された後、ユーザに出荷される。ユーザにおいて、半導体装置62は図8に示されているように実装基板に自動的に順次実装されて行く。

【0072】図8において、実装基板63は絶縁基板64を備えており、この絶縁基板64の上面にはランド65が複数個、前記半導体装置62の各アウタリード60に対応するように配列されて、はんだ材料によりそれぞれ形成されている。各ランド65は各アウタリード60にそれぞれ整合された状態で、半導体装置62は実装基板63にリフローはんだ処理される。

【0073】以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は前記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0074】例えば、接続端子を形成するためのバンパは、ペレット側に配設するに限らず、リード側に配設してもよい。

【0075】TABテープの両面にリード群を形成し、その両側のリード群に2個のペレットをそれぞれインナリードボンディングするように構成するに限らず、TABテープの片面にリード群を形成し、サポータをリング形状に形成することにより、そのリード群のインナリードの上下両面を露出させて、その上面および下面に各ペレットをそれぞれインナリードボンディングするように構成してもよい。この場合、異方導電性接着剤塗布層は上下のペレットにそれぞれ塗布される。

【0076】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、次の通りである。電子回路が作り込まれ、一主面に複数個の電極パッドがそれぞれ形成された半導体ペレットを2個、互いの電極パッド群のそれぞれが前記電子回路を外部に電氣的に引き出すためのリード群のそれぞれに整合するように、かつ、接続端子を挟んで対向するとともに、

両半導体ペレットはリード群に異方導電性接着剤層を介して電氣的かつ機械的にそれぞれ接続することにより、2個の半導体ペレットがリード群に電氣的かつ機械的に接続されているため、半導体装置1個当たりの集積

度は約2倍になる。また、2個の半導体ペレットが互いに対向された状態で、リード群に電極パッドを介して電氣的かつ機械的に接続されているため、集積度に対する半導体装置の厚さはきわめて薄くなる。しかも、2個の半導体ペレットは電極パッド側の主面が互いに対向されているため、その反対側の主面が外側を向くことになる。その結果、2個の半導体ペレットの反対側の主面はそれぞれ露出させることができ、放熱性能を高めることができる。さらには、2個の半導体ペレットとリード群

との間には異方導電性接着剤が形成されているため、2

個の半導体ペレットの間には隙間が発生することはない、半導体装置全体としての熱膨張係数差に伴う内部応力に対する強度が高くなるとともに、その品質および信頼性を高めることができる。

—【図面の簡単な説明】

【図1】本発明の一実施例である半導体装置の実装状態を示す正面断面図および平面図である。

【図2】その半導体装置の製造方法に使用されるペレットを示す斜視図および一部省略拡大断面図である。

【図3】同じくTABテープを示す平面図およびb-b線に沿う断面図である。

【図4】その底面図である。

【図5】塗布工程を示す平面図およびb-b線に沿う断面図である。

【図6】インナリードボンディング工程を示す各正面断面図および拡大断面図である。

【図7】パッケージ成形後を示す平面図およびb-b線に沿う断面図である。

【図8】本発明の他の実施例である半導体装置の実装状態を示す一部切断正面図である。

【図9】その半導体装置の製造方法に使用されるペレットを示す平面図およびb-b線に沿う一部省略拡大断面図である。

【図10】同じく多連リードフレームを示す平面図である。

【図11】インナリードボンディング工程を示す各正面断面図である。

【図12】樹脂封止パッケージ成形後を示す一部切断平面図である。

【符号の説明】

11、11A、11B…ペレット、12、12A、12B…バンパ（接続端子）、13…絶縁膜、14…電気配線、15…パッシベーション膜、16…スルーホール、16A…電極パッド、17…第1下地層、18…第2下地層、19…バンパ本体、20…ダミーバンパ、21…TABテープ、22…キャリアテープ、23…送り孔、24…サポータ、25…ペレット搭載面、26…外側空所、27…保持部材、28、28A、28B…リード、29、29A、29B…インナリード、30、30A、30B…アウタリード、31…異方導電性接着剤、31a…接着剤、31b…導電粒子、31c…ビーズ、31d…導電性めっき被膜、31e…絶縁剤層、32…異方導電性接着剤塗布層、33…異方導電性接着剤層、34…パッケージ、35…半導体装置、36…ミラー、37…加熱圧着ヘッド、38…実装基板、39…絶縁基板、40…ランド、41、41A、41B…ペレット、42、42A、42B…バンパ（接続端子）、50…ダミーバンパ、51…多連リードフレーム、52…単位リードフレーム、53…送り孔、58、58A、58B…リード、59、59A、59B…インナリード、60、6

(9)

特開平5-136207

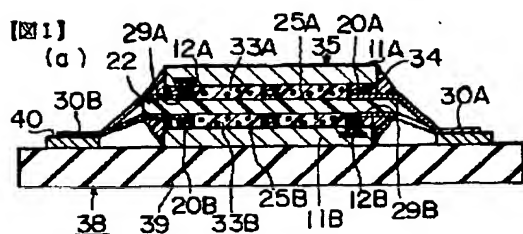
15

16

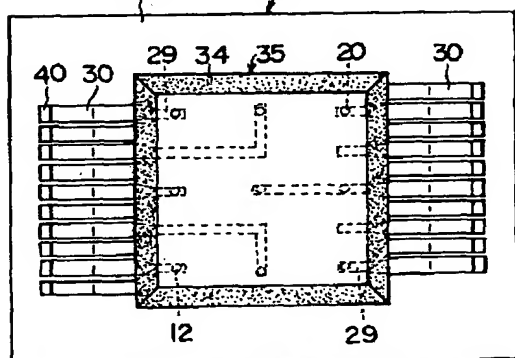
0'A、60B…アウトリード、61…樹脂封止パッケージ、62…半導体装置、63…実装基板、64…絶縁基

板、65…ランド。

【図1】

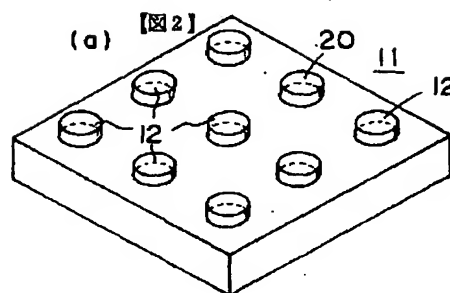


(b)

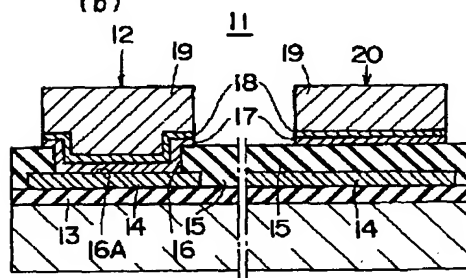


11A、11B…ベレット 12…半導体装置 (樹脂封止) 20…グミナリッド
22…テープ 29…インナリッド 30…アウトリッド
33…実装基板 34…パッケージ 35…半導体装置

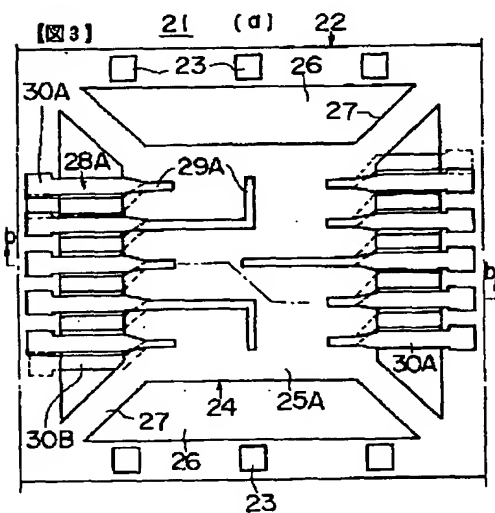
【図2】



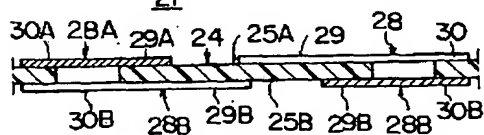
(b)



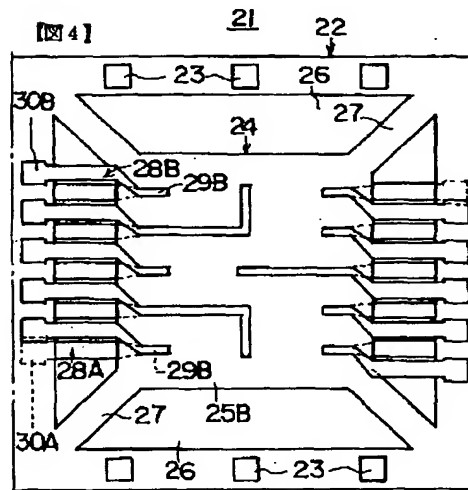
【図3】



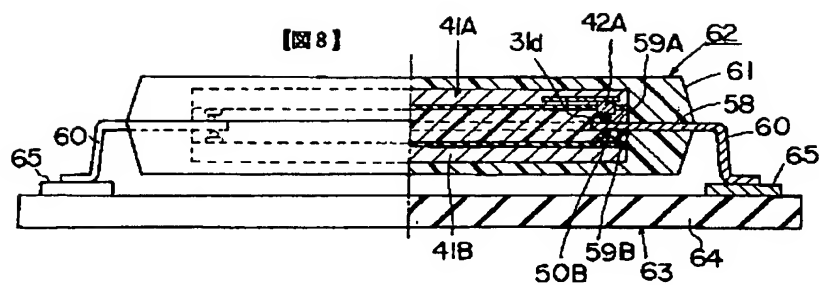
(b)



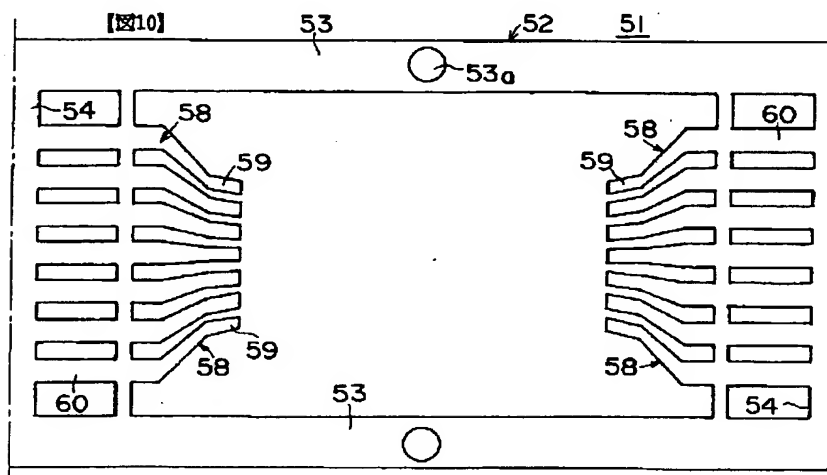
【図4】



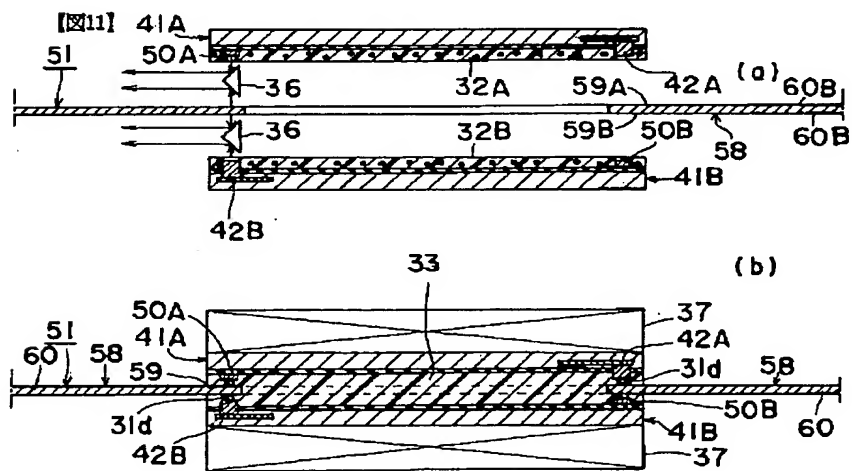
【図8】



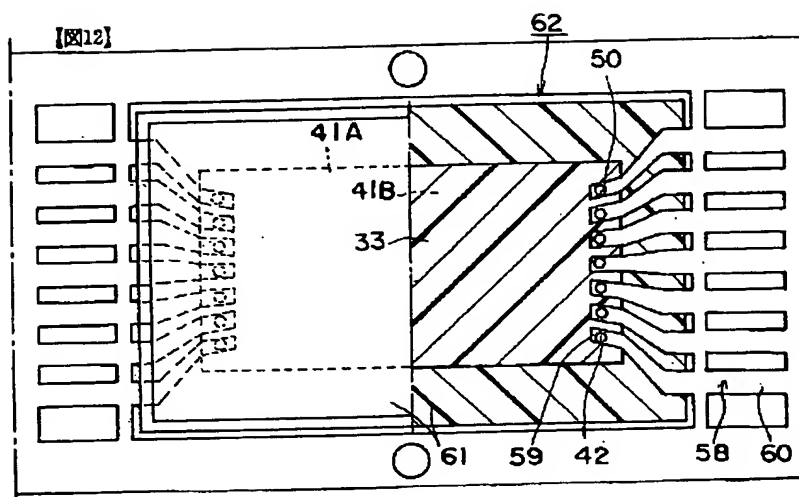
【図10】



【図11】



【図12】



フロントページの続き

(51) Int. Cl. ⁵

識別記号

F I

A 8617-4M

7352-4M

H01L 23/12

F